



HW/SW Codesign für Real-time Ethernet basierte Steuergeräte

Master Projektvorstudie
Für das Fach: Anwendungen 1

In der Arbeitsgruppe CoRE
Communication over Real-time Ethernet

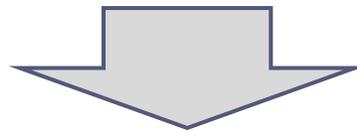
Friedrich Groß – 17.11.2011



Agenda

- ▶ **Motivation**
 - ▶ TTEthernet
 - ▶ HW/SW Codesign
- ▶ Grundlagen
- ▶ Problemstellung
- ▶ Ziele für das erste Jahr
- ▶ Risiken

HW/SW Codesign für Real-time Ethernet basierte Steuergeräte

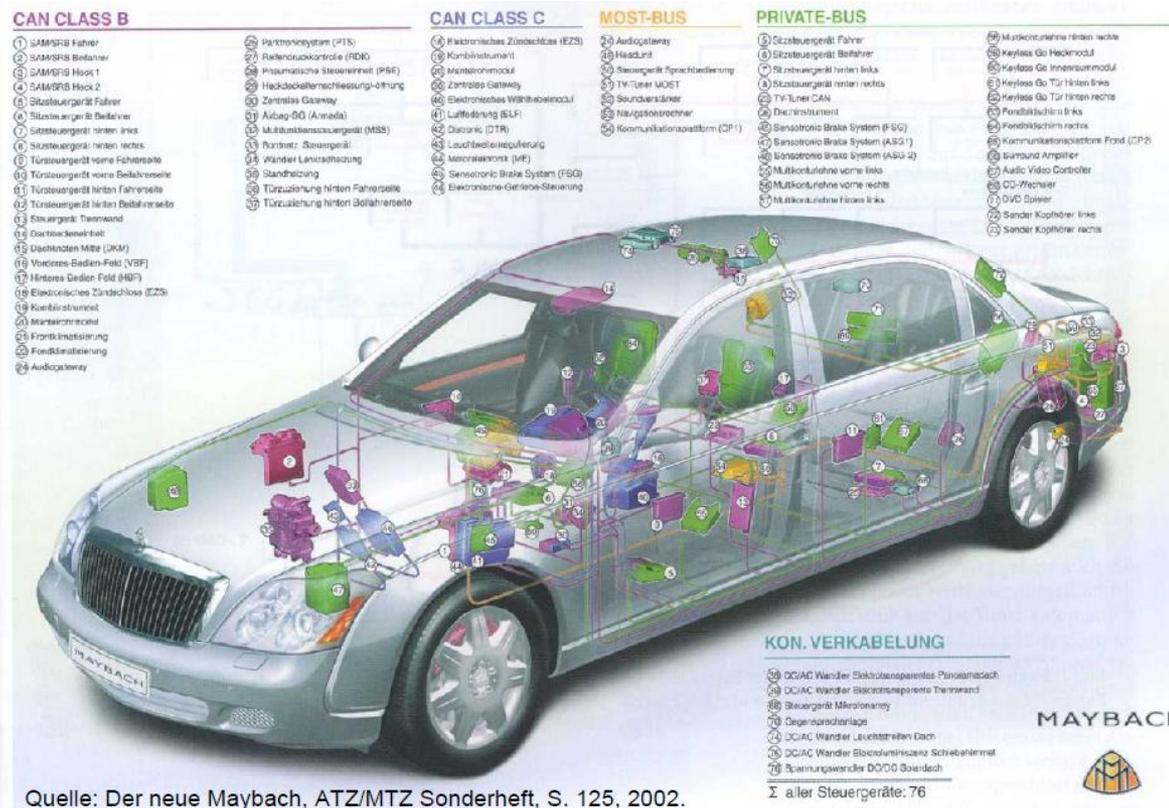


- ▶ Warum Real-time Ethernet?
- ▶ Warum HW/SW Codesign?

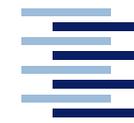
Motivation – Ethernet



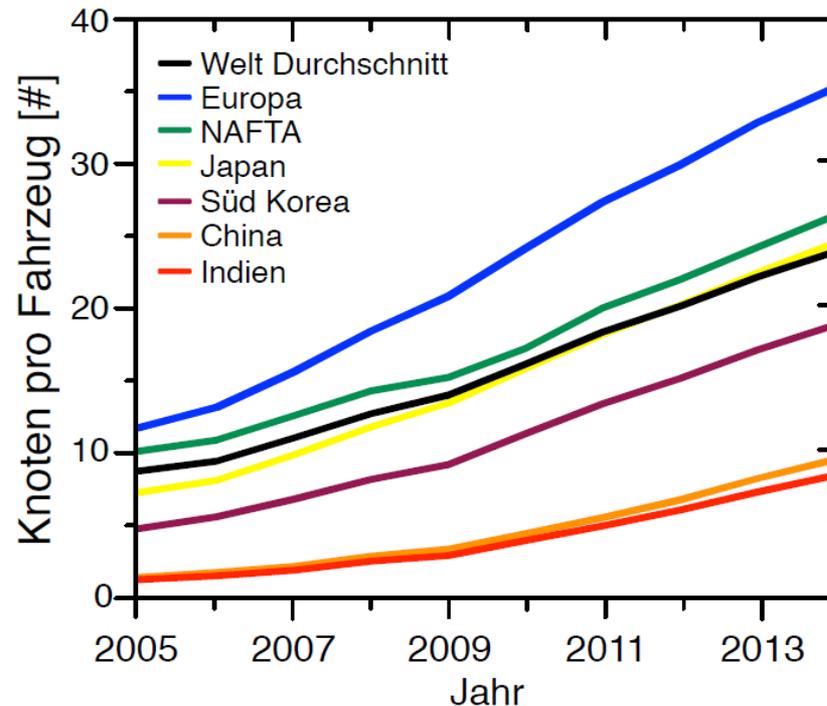
Anzahl der Extras im Automobil steigt.
 → Anzahl der Steuergeräte im Automobil steigt
 → Kommunikationsbedarf und Komplexität steigt.



Motivation – Ethernet



Entwicklung: Anzahl Knotenpunkte im Automobil



Durchschnittliche Anzahl Kommunikationsknoten pro Fahrzeug —
Internationaler Vergleich (Bruckmeier, 2010)

- ▶ Aktuelle Bussysteme kommen an Ihre Grenzen
 - ▶ FlexRay 10 Mbit/s
 - ▶ Can 1 Mbit/s
 - ▶ MOST skalierbar
 - ▶ LIN 19,2 Kbit/s

- ▶ Echtzeitfähiges Ethernet gilt als Lösung zur schrittweisen Ablösung alter Bussysteme (nur Backbone)
 - ▶ Erfahrung aus der Automatisierungstechnik
 - ▶ Skalierbar in der Bandbreite und im Übertragungsmedium

- ▶ TTEthernet: konkretes echtzeitfähiges Protokoll
 - ▶ Gilt als Kandidat (Steinbach, 2011)

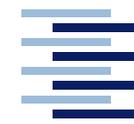
- ▶ TTEthernet: Time-Triggered Ethernet erlangt seine Echtzeitfähigkeit durch zeitgesteuerte Nachrichten.

▶ Mikrocontroller

- ▶ kommen mit dem TTEthernet-Stack an ihre Grenzen (Müller, 2011)
- ▶ Bei voller Bandbreite nicht genug Ressourcen für eine Anwendung
- ▶ Keine echte Gigabitunterstützung
- ▶ Verarbeitet alles sequentiell, obwohl viele Dinge parallelisiert werden können.

▶ FPGAs

- ▶ HW/SW Codesign → Aufteilung in μ C basierter Software und Nutzung paralleler Logikressourcen
- ▶ Prototypenlösung für Gigabitplanung
- ▶ Bei großen Stückzahlen kleiner, sparsamer.
- ▶ Konfiguration z. B. Filtern von bestimmten Nachrichtenklassen

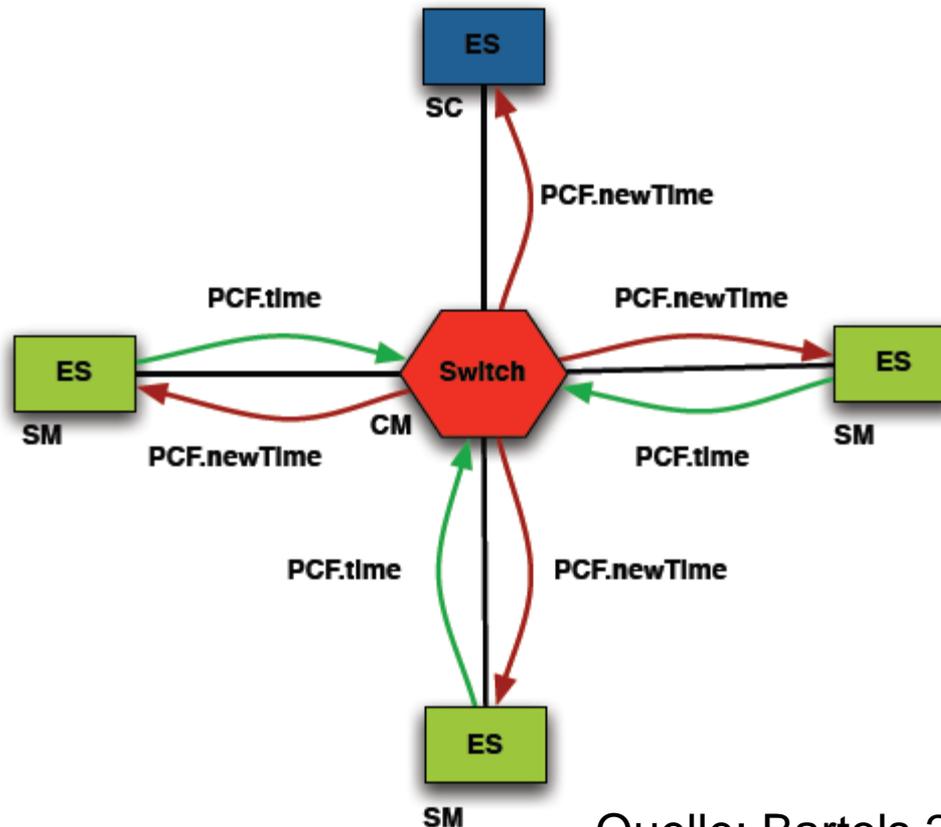


Agenda

- ▶ Motivation
- ▶ **Grundlagen**
 - ▶ TTEternet
 - ▶ HW/SW Codesign
- ▶ Problemstellung
- ▶ Ziele für das erste Semester
- ▶ Risiken

- ▶ Ist eine Echtzeiterweiterung des Ethernet
- ▶ Unterstützt drei Nachrichtenklassen
 - ▶ Time-Triggered-Traffic: zeitgesteuerte Nachrichten für zeitkritischen Datenverkehr. Konstante Latenz mit geringem Jitter.
 - ▶ Rate-Constrained-Traffic: eventbasierte Nachrichten mit garantierter Bandbreite (= AFDX im Flugzeug)
 - ▶ Best-Effort-Traffic: entspricht dem Standard-Ethernet Verkehr.

Zeitsynchronisation



Quelle: Bartols 2010

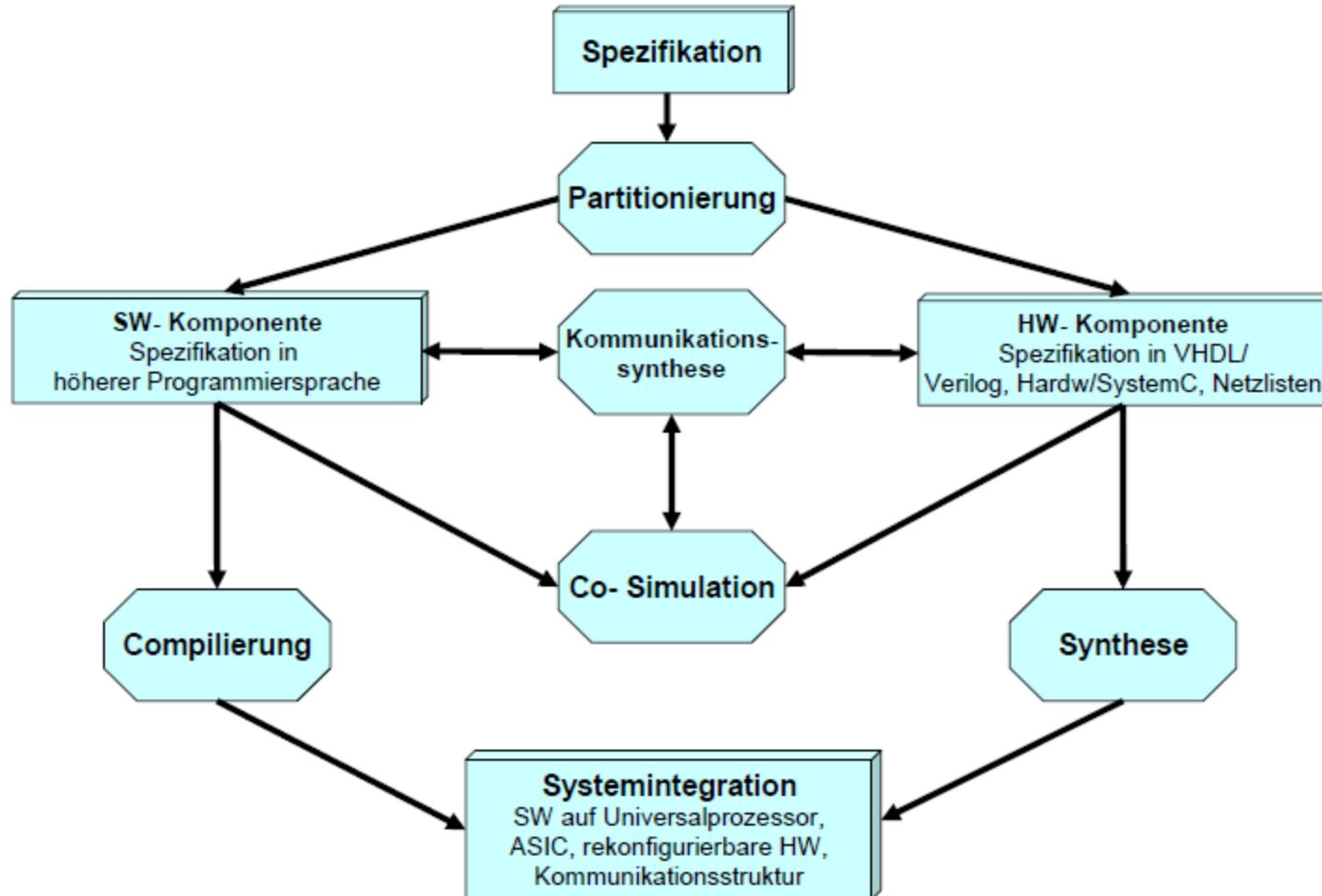
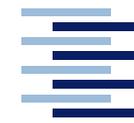


Agenda

- ▶ Motivation
- ▶ **Grundlagen**
 - ▶ TTEternet
 - ▶ **HW/SW Codesign**
- ▶ Problemstellung
- ▶ Ziele für das erste Semester
- ▶ Risiken

- ▶ Entwicklung auf einem FPGA, der einen oder mehrere Mikroprozessoren enthält.
- ▶ Aufteilung der Datenverarbeitungsfunktion auf parallele Logikressourcen und CPU-Ressourcen
- ▶ CPU-Ressourcen → C-Code, der auf dem Mikrocontroller ausgeführt wird
- ▶ Parallele Logikressourcen → VHDL-Code, der für Logikblöcke in FPGA synthetisiert wird.

HW/SW Codesign





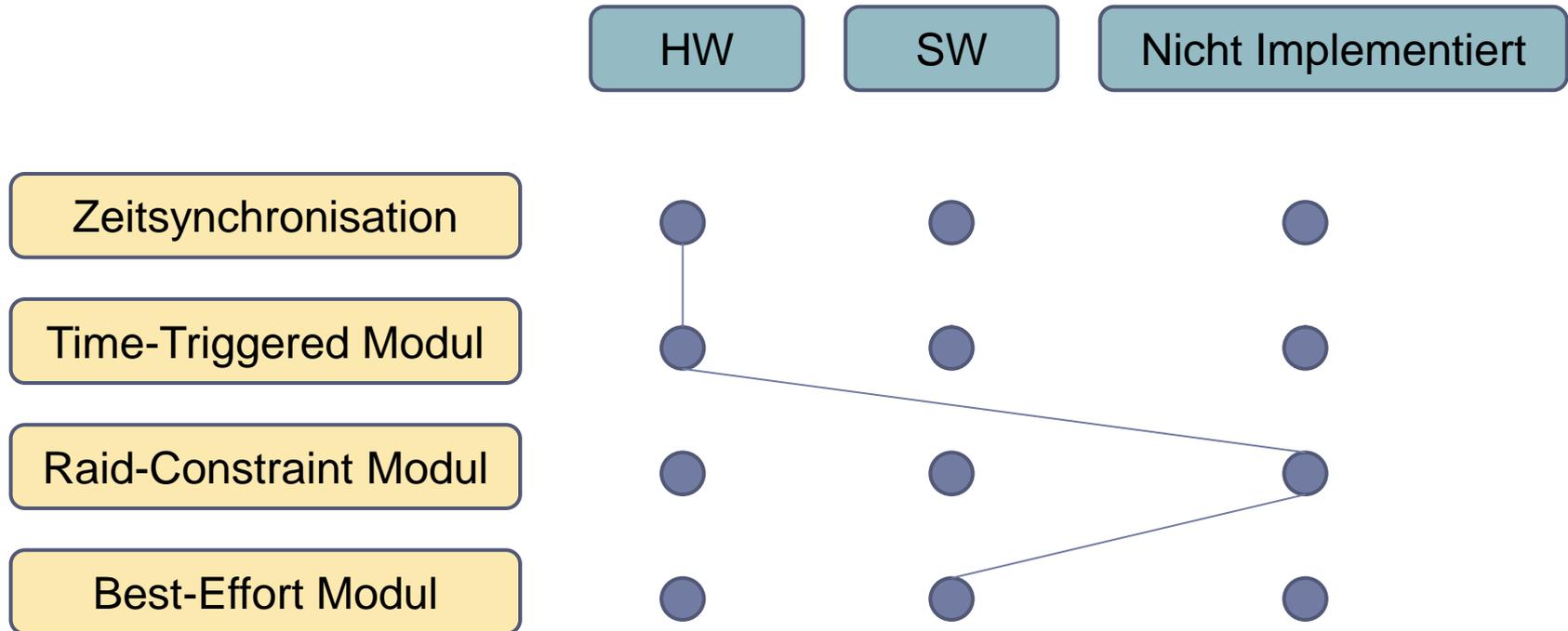
Agenda

- ▶ Motivation
- ▶ Grundlagen
 - ▶ TTEternet
 - ▶ HW/SW Codesign
- ▶ **Problemstellung**
- ▶ Ziele für das erste Semester
- ▶ Risiken

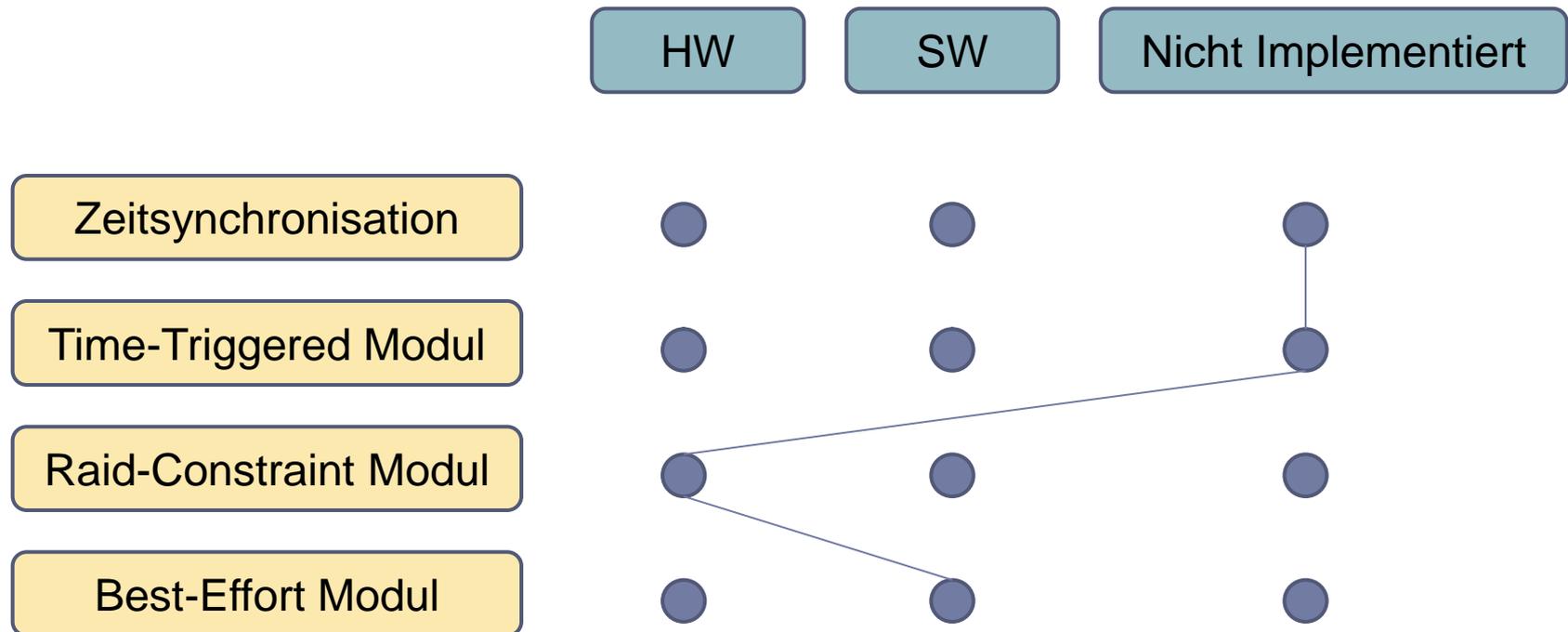
Problemstellung

- ▶ **Steuergeräteentwicklung in Zukunft**
 - ▶ Baukastensystem →
 - ▶ Erstellen eines anwendungsspezifischen Partitionierungsprofils →
 - ▶ Je nach Anwendung soll die Entscheidung möglich sein, welche Teile der Spezifikation in HW oder SW realisiert werden. Oder gar nicht implementiert werden.
 - ▶ Beispiel: ESP braucht nur den Time-Triggered Teil der Spezifikation. Ein Autoradio braucht nur den Best-Effort Teil.

Beispiel Partitionierung ESP



Beispiel Partitionierung Radio



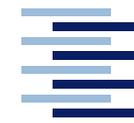
Problemstellung

- ▶ Entwicklung des TTEthernet Stacks auf einem FPGA
 - ▶ Unterstützung der Zeitsynchronisation
 - ▶ Unterstützung der drei Nachrichtenklassen
 - ▶ Time-Triggered senden/empfangen im Schedule
 - ▶ Raid-Constraint senden/empfangen unter Beachtung der Bandbreite
 - ▶ Best-Effort senden/empfangen
 - ▶ Filterfunktionen z.B. Best-Effort
 - ▶ Aufteilung CPU-Bus (TTEthernet-Stack) und CPU-Anwendungen: Master/ Slave oder Pipelinekonfiguration
- ▶ Entwicklung einer Anwendung
 - ▶ 3D-Laserscanner oder Kameradatenstrom



Agenda

- ▶ Motivation
- ▶ Grundlagen
 - ▶ TTEternet
 - ▶ HW/SW Codesign
- ▶ Problemstellung
- ▶ **Ziele für das erste Semester**
- ▶ Risiken



Ziele für das erste Semester

- ▶ Entwicklungsmethodiken recherchieren: SystemC, Matlab/Simulink, ISE Design Suit.
- ▶ Auswahl der Xilinx Entwicklungsplattform: Spartan 6, Virtex 6/7, Zynq-7000
- ▶ Auswahl der Altera Entwicklungsplattform: Cyclon
- ▶ Recherchieren nach Bibliotheken z.B. IEEE 1588
- ▶ Welche Module lassen sich am besten Parallelisieren z.B. Raid-Constraint.



Agenda

- ▶ Motivation
- ▶ Grundlagen
 - ▶ TTEternet
 - ▶ HW/SW Codesign
- ▶ Problemstellung
- ▶ Ziele für das erste Semester
- ▶ **Risiken**

Risiken



- ▶ Aufwand momentan schwer abschätzbar
- ▶ Zielkonflikt; Lauffähiges Steuergerät vs. Innovative Entwicklungswerkzeuge. (SystemC)
- ▶ Hardwarelieferant favorisiert Softwarelösung auf Host-seite , aber FPGA als Entwicklungsziel für das Automobil



Vielen Dank für die Aufmerksamkeit



Literatur

- ▶ GESSLER Ralf; MAHR Thomas; Hardware-Software-Codesign : Entwicklung flexibler Mikroprozessor – FPGA - Hochleistungssysteme
- ▶ TTEthernet Specification, Wilfried Steiner, TTTech Computertechnik AG – <http://www.tttech.com>
- ▶ STEINBACH, Till; Time-Triggered Ethernet with FlexRay: An Evaluation of Competing Approaches to Realtime for In-Vehicle Networks. In: 8th IEEE Intern. Workshop on Factory Communication Systems. Piscataway, New Jersey : IEEE Press, Mai 2010, S. 199–202
- ▶ BARTOLS, Florian: Leistungsmessung von Time-Triggered Ethernet Komponenten unter harten Echtzeitbedingungen mithilfe modifizierter Linux-Treiber. Hamburg, HAW Hamburg, Bachelorthesis, Juli 2010. – Bachelorthesis
- ▶ SPINCZYK Olaf; Car on a Chip: Neue Steuergeräte-Architekturen mit Systems-on-Chip im Automobilbereich - <http://ess.cs.tu-dortmund.de/Teaching/PGs/coach/CoaCh-Folien-lang.pdf>